

CONCURSO PÚBLICO INTERNACIONAL Nº 1500123AQUISIÇÃO DE CHIPS PARA PROCESSO DE RASTREABILIDADE EFETUADO POR TECNOLOGIA DE IDENTIFICAÇÃO POR
RADIOFREQUÊNCIA**ERROS E OMISSÕES DAS PEÇAS Nº 01**

Na sequência da apresentação de pedido de esclarecimentos às peças do presente procedimento por parte das entidades interessadas em apresentar proposta e no seguimento da decisão superior nos termos previstos na alínea b) do nº 5, do art.º 50º do CCP, procede-se seguidamente à notificação junto de todas as Entidades interessadas em apresentar proposta, a Lista de erros e omissões das peças do presente procedimento:

Item	Aspetos identificados		Retificação
	Localização	Descrição	
1	Ponto 1, da cláusula 37ª do Caderno de Encargos	Os chips RFID poderão ser passivos, com capacidade mínima de 2048 bites, frequência de UF 13,56 MHz, conformidade do adesivo à base de acrílico com a Norma DIN EN ISO ISO3826-1, com resistência ao congelamento rápido até -80º Celsius; capazes de uso intensivo e leituras RFID a -40º Celsius, possuir avaliação positiva de segurança química (migrações específicas de metais pesados e adesivos, e interação contentor/embalagem - conteúdo) e assegurar a retenção de dados no chip RFID até 37 meses após o armazenamento e plasma a temperaturas de ≤ -30º Celsius;	Os chips RFID poderão ser passivos, com capacidade mínima de 2048 bites, frequência de HF 13,56 MHz, conformidade do adesivo à base de acrílico com a Norma DIN EN ISO ISO3826-1, com resistência ao congelamento rápido até -80º Celsius; capazes de uso intensivo e leituras RFID a -40º Celsius, possuir avaliação positiva de segurança química (migrações específicas de metais pesados e adesivos, e interação contentor/embalagem - conteúdo) e assegurar a retenção de dados no chip RFID até 37 meses após o armazenamento e plasma a temperaturas de ≤ -30º Celsius;
2	Ponto 1.5, da cláusula 40ª do Caderno de Encargos	Pontos de Controlo para confirmação das entradas e saídas de stock em tempo real, incluindo movimentos internos, com informação bidirecional entre o sistema informático ASIS V2 do IPST, IP contemplando sistemas de leitura massiva para chips RFID que permitam a leitura em simultâneo de pelo menos 40 unidades de plasma com etiquetas RFID acondicionadas em embalagens (caixas de cartão ou cestos plásticos de transporte);	Pontos de Controlo para confirmação das entradas e saídas de stock em tempo real, incluindo movimentos internos, com informação bidirecional entre o sistema informático ASIS V2 do IPST, IP contemplando sistemas de leitura massiva para chips RFID que permitam a leitura em simultâneo até 40 unidades de plasma com etiquetas RFID acondicionadas em embalagens (caixas de cartão ou cestos plásticos de transporte);

IPST, IP, 17 de janeiro de 2023

O Serviço de Aquisições